

## FIȘA DISCIPLINEI

### PROGRAMAREA CU LIMBAJE DE DESCRIERE HARDWARE

#### 1. Date despre program

|     |                                   |  |
|-----|-----------------------------------|--|
| 1.1 | Instituția de învățământ superior | Universitatea din Pitești                        |
| 1.2 | Facultatea                        | Electronica, Comunicații și Calculatoare         |
| 1.3 | Departamentul                     | Electronica, Calculatoare și Inginerie Electrică |
| 1.4 | Domeniul de studii                | Calculatoare și tehnologia informației           |
| 1.5 | Ciclul de studii                  | Licență  |
| 1.6 | Programul de studii / Calificarea | Calculatoare/ Inginer calculatoare               |

#### 2. Date despre disciplină

|                           |                                      |   |     |           |   |  |                   |          |     |                     |   |
|---------------------------|--------------------------------------|---|-----|-----------|---|--|-------------------|----------|-----|---------------------|---|
| 2. Date despre disciplina |                                      |   |     |           |   |  |                   |          |     |                     |   |
| 2.1                       | Denumirea disciplinei                |   |     |           |   | Programarea cu limbaje de descriere hardware |                   |          |     |                     |   |
| 2.2                       | Titularul activităților de curs      |   |     |           |   | S.I. dr. ing. Iana Vasile Gabriel            |                   |          |     |                     |   |
| 2.3                       | Titularul activităților de laborator |   |     |           |   | S.I. dr. ing. Iana Vasile Gabriel            |                   |          |     |                     |   |
| 2.4                       | Anul de studii                       | 2 | 2.5 | Semestrul | 1 | 2.6  | Tipul de evaluare | Colocviu | 2.7 | Regimul disciplinei | S |

#### 3. Timpul total estimat

|  |                              |    |     |               |    |     |                   |      |
|--|------------------------------|----|-----|---------------|----|-----|-------------------|------|
| 3.1  | Număr de ore pe săptămână    | 3  | 3.2 | din care curs | 2  | 3.3 | seminar/laborator | 0/1  |
| 3.4  | Total ore din planul de inv. | 42 | 3.5 | din care curs | 28 | 3.6 | seminar/laborator | 0/14 |
| Distribuția fondului de timp   |                              |    |     |               |    |     |                   | ore  |
| Studiul după manual, suport de curs, bibliografie și notițe                                    |                              |    |     |               |    |     |                   | 9    |
| Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren |                              |    |     |               |    |     |                   | 9    |
| Pregătire seminarii/laboratoare, teme, referate, portofolii, eseuri                            |                              |    |     |               |    |     |                   | 4    |
| Tutoriat   |                              |    |     |               |    |     |                   | 4    |
| Examinări  |                              |    |     |               |    |     |                   | 4    |
| Alte activități .....  |                              |    |     |               |    |     |                   |      |
| 3.7  | Total ore studiu individual  | 30 |     |               |    |     |                   |      |
| 3.8  | Total ore pe semestru        | 72 |     |               |    |     |                   |      |
| 3.9  | Număr de credite             | 3  |     |               |    |     |                   |      |

#### 4. Precondiții (acolo unde este cazul)

|     |               |   |
|-----|---------------|---|
| 4.1 | De curriculum | Parcursarea disciplinei: Proiectare logică  |
| 4.2 | De competențe | Competențe acumulate la disciplinele: Informatica aplicată, Proiectare logică, Programarea calculatoarelor și limbaje de programare |

#### 5. Condiții (acolo unde este cazul)

|     |  |   |
|-----|--|---|
| 5.1 | De desfășurare a cursului                  | Sală dotată cu tablă  |
| 5.2 | De desfășurare a seminarului/laboratorului | Sală dotată cu calculatoare și sisteme hardware reconfigurabile |

#### 6. Competențe specifice acumulate

|                         |   |
|-------------------------|---|
| Competențe profesionale | <p>C2 Proiectarea componentelor hardware, software și de comunicații (3 puncte credit)</p> <p>C2.1 Descrierea structurii și funcționării componentelor hardware, software și de comunicații (0.6 puncte credit)</p> <p>C2.2 Explicarea rolului, interacțiunii și funcționării componentelor sistemelor hardware, software și de comunicații (0.6 puncte credit)</p> <p>C2.3 Construirea unor componente hardware, software și de comunicații folosind metode de proiectare, limbaje, algoritmi, structuri de date, protocoale și tehnologii (0.6 puncte credit)</p> <p>C2.4 Evaluarea caracteristicilor funcționale și nefuncționale ale componentelor hardware, software și de comunicații, pe baza unor metrici (0.6 puncte credit)</p> <p>C2.5 Implementarea componentelor sistemelor hardware, software și de comunicație (0.6 puncte credit)</p> |
| Competențe transversale | -   |

#### 7. Obiectivele disciplinei

|                                       |   |
|---------------------------------------|---|
| 7.1 Obiectivul general al disciplinei | Proiectarea completă a unui sistem digital cu ajutorul limbajelor de descriere hardware pornind de la modelul abstract, simulare, sinteză, implementare, testare finalizarea proiectului prin programarea unei structuri hardware reprogramabile dedicate sau |
|---------------------------------------|---|

|                           |  |
|---------------------------|--|
|                           | realizarea unui circuit de tip ASIC (Application Specific Integrated Circuit). Aplicarea unor stiluri de programare de tipul flux de date, structural sau comportamental pentru descrierea arhitecturii modulelor digitale. Programarea în domeniul spațial, respectiv în domeniul temporal pentru realizarea de module combinaționale, respectiv secvențiale. Realizarea diferitelor tipuri de constrângeri pentru implementarea unui sistem digital descris într-un limbaj de descriere hardware pe o structură reprogramabilă ce utilizează o anumită tehnologie. Învățarea limbajului VHDL ca limbaj de descriere hardware.  |
| 7.2 Obiectivele specifice | <p><b>Obiective cognitive:</b> cunoașterea conceptelor și noțiunilor de programare hardware; Cunoașterea programării pentru realizarea de structuri digitale complexe pe dispozitive de tip FPGA.</p> <p><b>Obiective procedurale:</b> formarea deprinderilor și abilitatea de a proiecta hardware cu structuri hardware reconfigurabile; formarea deprinderilor și abilitatea de a proiecta programe în limbajul VHDL pentru configurarea de structuri hardware reconfigurabile; aplicarea principiilor și metodelor de programare hardware folosind limbaje specifice în aplicații ingineresti</p> <p><b>Obiective atitudinale:</b> să surprindă diferențele între diversele tipuri de descrieri hardware studiate; să rezolve problematice legate de structurile digitale de tip FPGA; să caracterizeze problemele specifice legate de tehnicile de proiectare cu limbajele de descriere hardware studiate.</p> |

## 8. Conținuturi

| 8.1. Curs |   | Metode de predare    | Observații<br>Resurse folosite |
|-----------|---|----------------------|--------------------------------|
| 1         | Limbaje de proiectare hardware (HDL – Hardware Description Language) <ul style="list-style-type: none"> <li>- Structura și organizarea cursului, Istoria limbajelor de descriere hardware</li> <li>- Prezentarea limbajelor de descriere hardware cu avantajele și dezavantajele lor</li> <li>- Prezentarea conceptului „Limbaj de programare hardware”</li> <li>- Comparatie între proiectarea tradițională și cu HDL (Exemplu de proiectare în ambele metode – Determinarea parității pe trei biți)</li> <li>- Etapele de implementare a unui circuit cu HDL</li> <li>- Introducerea conceptului de tip black box, Introducerea limbajului de descriere hardware VHDL</li> <li>- Structura unui program în limbajul VHDL, identificatori a-i limbajului VHDL - 2 ore</li> </ul> | Prelegere, Dezbateri | Tablă, suport documentar       |
| 2         | <ul style="list-style-type: none"> <li>- Declarația librariilor</li> <li>- Prezentarea librariilor și pachetelor de funcții reprezentative</li> <li>- Entitatea (sintaxa, descriere, exemple)               <ul style="list-style-type: none"> <li>o Parametrii generici</li> <li>o Porturi; modurile proturilor (IN, OUT, BUFFER, INOUT, LINKAGE)</li> </ul> </li> <li>- Arhitectura</li> <li>- Definirea stilurilor de programare (flux de date, structural, comportamental)</li> <li>- Prezentarea operatorilor logici utilizați în VHDL - 2 ore</li> </ul>  | Prelegere, Dezbateri | Tablă, suport documentar       |
| 3         | <ul style="list-style-type: none"> <li>- Definirea obiectelor în limbajul VHDL (semnale, variabile, constante)</li> <li>- Declarația, inițializarea și vizibilitatea semnalelor</li> <li>- Clasificarea specificațiilor limbajului VHDL (concurrente, secvențiale, respectiv sintetizabile sau nesintetizabile)</li> <li>- Specificații concurrente               <ul style="list-style-type: none"> <li>o Atribuirea simplă</li> <li>o Atribuirea condițională (specificația WHEN/ELSE)</li> </ul> </li> <li>- Atribuirea selectivă (specificația WITH/SELECT) - 2 ore</li> </ul>  | Prelegere, Dezbateri | Tablă, suport documentar       |
| 4         | <ul style="list-style-type: none"> <li>- Descrierea structurală</li> <li>- Declarația componentelor (specificația COMPONENT)</li> <li>- Instanțierea componentelor și modele de asociere (specificația PORT MAP)</li> <li>- Specificații de instanțiere automată (specificațiile IF/GENERATE, FOR/GENERATE) - 2 ore</li> </ul>  | Prelegere, Dezbateri | Tablă, suport documentar       |
| 5         | <ul style="list-style-type: none"> <li>- Declarația atributelor (attribute predefinite, attribute definite de utilizator)</li> <li>- Prezentarea atributelor cele mai importante (attribute de tip valoare scalară, de tip semnal, de tip interval)</li> <li>- Descrierea Secvențială (specificația Process)</li> <li>- tipuri de procese, activarea proceselor - 2 ore</li> </ul>  | Prelegere, Dezbateri | Tablă, suport documentar       |
| 6         | <ul style="list-style-type: none"> <li>- Specificații secvențiale (specificațiile IF THEN, CASE,</li> </ul>   | Prelegere,           |                                |

|  |   |  |   |
|--|---|--|---|
|  | WHILE LOOP, FOR LOOP, NEXT, EXIT) - 2 ore   | Dezbateri<br>Tablă, suport<br>documentar       |   |
| 7  | - Tipuri de date :Scalare (Enumerare, Întreg, Real, Fizic),<br>compuse (Matrice, Intregistrare), Access, Fisier - 2 ore   | Prelegere,<br>Dezbateri                        | Tablă, suport documentar                        |
| 8  | - Proiectarea de module cu sincrona in limbajul VHDL<br>- Proiectarea de module cu logica asincrona in limbajul<br>VHDL<br>- Functiile Rising_Edge() și Falling_Edge<br>- Modele de utilizare a semnalului reset in logica sincrona<br>și asincrona - 2 ore<br>- Controlul semnalelor bidirectionale și bufferilor de tip tree-<br>state in limbajul VHDL - 2 ore | Prelegere,<br>Dezbateri                        | Tablă, suport documentar                        |
| 9  | - Exemple de modelare a circuitelor digitale cu VHDL<br>(prezentări comparative pentru evitarea unor greșeli<br>curente de proiectare) - 2 ore  | Prelegere,<br>Dezbateri                        | Tablă, suport documentar                        |
| 10   | - Specificațiile de timp (Modelul transport, modelul inerțial,<br>modelul reject)<br>- Testarea modulelor digitale cu limbajul VHDL<br>- Operarea cu fisier - 2 ore   | Prelegere,<br>Dezbateri                        | Tablă, suport documentar                        |
| 11   | - Implementarea automatelor cu stari finite in limbajul<br>VHDL<br>- Implementarea automatelor printr-un proces, doua sau<br>trei procese; avantaje și dezavantaje; cazuri de<br>implementare<br>- Implementarea automatelor sincrone sau asincrone cu<br>reset sincron sau asincron, - 2 ore   | Prelegere,<br>Dezbateri                        | Tablă, suport documentar                        |
| 12   | - Subprograme și Package-uri<br>- declararea unui subprogram, corpul subprogramului<br>- supraincari (overloading) obiecte in subprograme<br>- funcții de rezoluție<br>- delararea de Package, corpul unui Package - 2 ore  | Prelegere,<br>Dezbateri                        | Tablă, suport documentar                        |
| 13   | - Metode de proiectare în limbajul VHDL pentru optimizarea ariei<br>utilizate sau timpilor de propagare prin circuit - 2 ore  | Prelegere,<br>Dezbateri                        | Tablă, suport documentar                        |
| 14   | - Studiu de caz: Implementarea unui modul digital care preia<br>codurile ASCII de la o tastatura PC - 2 ore   | Prelegere,<br>Dezbateri                        | Tablă, suport documentar                        |
| Bibliografie<br>1. Gabriel V. Iana, Note de curs in programarea cu limbaje de descriere Hardware, 2016<br>2. G.V. Iana, s.a., Programarea cu limbaje de descriere Hardware – Aplicatii in limbajul VHDL, Editura Universitatii<br>Pitesti, 2009<br>3. Moise, Adrian G., Tehnologia proiectării în VHDL, Matrix Rom, ISBN: 978-973-755-213-6, 2007<br>4. Moise, Adrian G.; Georgescu, Alexandru, Practica proiectării în VHDL, Matrix Rom, ISBN: 978-973-755-397-3,<br>2008<br>5. Gontean, Aurel; Băbăiță, Mircea, Structuri logice programabile : Aplicații, Editura de Vest, 1997<br>6. Ilaș, Mariana Eugenia; Ilaș, Constantin, Proiectarea circuitelor integrate digitale folosind limbajul Verilog, Matrix<br>Rom, ISBN: 978-973-755-749-0, 2011 |   |  |   |
| <b>8.2. Aplicații – Seminar / Laborator</b>  |   | Metode de<br>predare                           | Observații<br>Resurse folosite                  |
| 1  | Utilizarea mediului XILINX pentru proiectarea, implementarea și<br>configurarea unui structuri reprogramabile cu limbajul VHDL - 2 ore  | Exercițiul<br>Studiul de caz<br>Lucrul în grup | Calculator, sisteme<br>hardware reconfigurabile |
| 2  | Aplicatii cu descrieri concurente - 2 ore   | Exercițiul<br>Studiul de caz<br>Lucrul în grup | Calculator, sisteme<br>hardware reconfigurabile |
| 3  | Aplicații cu descrieri de specificații secvențiale - 2 ore  | Exercițiul<br>Studiul de caz<br>Lucrul în grup | Calculator, sisteme<br>hardware reconfigurabile |
| 4  | Aplicații pentru testarea modulelor digitale - 2 ore  | Exercițiul<br>Studiul de caz<br>Lucrul în grup | Calculator, sisteme<br>hardware reconfigurabile |
| 5  | Aplicații în proiectarea de circuite bazate pe automate cu stări finite - 2<br>ore  | Exercițiul<br>Studiul de caz<br>Lucrul în grup | Calculator, sisteme<br>hardware reconfigurabile |
| 6  | Model de proiectare a unui circuit digital mai complex ce necesita<br>modularizare - 2 ore  | Exercițiul<br>Studiul de caz<br>Lucrul în grup | Calculator, sisteme<br>hardware reconfigurabile |
| 7  | Realizarea unei aplicații pe bază de Package și funcții de rezoluție. - 2<br>ore  | Exercițiul<br>Studiul de caz                   | Calculator, sisteme<br>hardware reconfigurabile |

|   |  |                |  |
|---|--|----------------|--|
|   |  | Lucrul în grup |  |
| Bibliografie  |  |                |  |
| 1. Gabriel V. Iana, Lucrări de laborator pentru disciplina Programarea cu limbaje de descriere hardware, 2016 |  |                |  |

**9. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatori din domeniul aferent programului**

Conținutul disciplinei a fost conceput ca urmare a discuțiilor cu colegi din departamentele de calculatoare din diverse universități românești, din studiul programelor analitice ale disciplinelor similare, predate la programele de studii Computer Engineering din renumite universități străine, dar și în urma întâlnirilor cu reprezentanți ai mediului economic de profil. Competențele dobândite la disciplină permit absolvenților să lucreze ca inginer proiectant de sisteme digitale, inginer tehnolog realizare echipamente digitale, inginer în departamentele de testare/verificare echipamente digitale, inginer specialist mentenanță echipamente digitale.

**10. Evaluare**

| Tip activitate                     | 10.1 Criterii de evaluare  | 10.2 Metode de evaluare                               | 10.3 Pondere din nota finală |
|------------------------------------|--|---|------------------------------|
| 10.4 Curs                          | Evaluare pe parcurs<br>Test de verificare<br>Evaluare finală   | Testari periodice orale<br>Test scris<br>Probă scrisă | 10%<br>20%<br>30%            |
| 10.5 Seminar/<br>Laborator         | Rezolvarea unor studii de caz  | Proba practica  | 40%                          |
| 10.6 Standard minim de performanță | Prezență integrală și nota minimă 5 la activitățile de laborator, respectiv proiect și nota minimă 5 la examenul final. Cunoașterea principalelor teorii în domeniul proiectării hardware a sistemelor electronice digitale. Noțiuni generale despre limbajele de descriere hardware, definiții, termeni specifici; Implementarea de structuri hardware folosind specificații concurente prin descrierea de tip flux de date; Implementarea de structuri folosind specificații secvențiale prin descriere comportamentală; Implementarea de structuri hardware folosind descrierea structurală; Implementarea de module hardware sincrone sau asincrone; Implementarea de automate cu stări finite |   |                              |

Data completării  
26.09.2017

Titular de curs  
S.I, dr. ing. Iana Vasile Gabriel

Titular de seminar / laborator  
S.I, dr. ing. Iana Vasile Gabriel

Data avizării în departament  
28.09.2017

Director de departament  
Prof.univ.dr. Gheorghe SERBAN