

## FIȘA DISCIPLINEI

### ARHITECTURI HARDWARE RECONFIGURABILE 2021-2022

#### 1. Date despre program

1.1	Instituția de învățământ superior	Universitatea din Pitești
1.2	Facultatea	Electronica, Comunicații și Calculatoare
1.3	Departamentul	Electronica, Calculatoare și Inginerie Electrică
1.4	Domeniul de studii	Inginerie Electronică, Telecomunicații și Tehnologii Informaționale
1.5	Ciclul de studii	Licență
1.6	Programul de studii / Calificarea	Electronica aplicată / Inginer electronist Inginer electronist, transporturi și telecomunicații (215204); Proiectant inginer electronist (215213);

#### 2. Date despre disciplină

2. Date despre disciplina											
2.1	Denumirea disciplinei					Arhitecturi hardware reconfigurabile					
2.2	Titularul activităților de curs					Conf. dr. ing. Laurențiu Ionescu					
2.3	Titularul activităților de laborator					Conf. dr. ing. Laurențiu Ionescu					
2.4	Anul de studii	IV	2.5	Semestrul	I	2.6	Tipul de evaluare	Examen	2.7	Regimul disciplinei	O

#### 3. Timpul total estimat

3.1	Număr de ore pe săptămână	4	3.2	din care curs	2	3.3	seminar/laborator	2
3.4	Total ore din planul de inv.	56	3.5	din care curs	28	3.6	seminar/laborator	28
Distribuția fondului de timp								ore
Studiul după manual, suport de curs, bibliografie și notițe								24
Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren								5
Pregătire seminarii/laboratoare, teme, referate, portofolii, eseuri								9
Tutoriat								2
Examinări								4
Alte activități .....								
3.7	Total ore studiu individual	44						
3.8	Total ore pe semestru	100						
3.9	Număr de credite	4						

#### 4. Precondiții (acolo unde este cazul)

4.1	De curriculum	
4.2	De competențe	C1. Utilizarea elementelor fundamentale referitoare la dispozitivele, circuitele și instrumentația electronică (Disciplina: Circuite integrate digitale) C3. Aplicarea cunoștințelor, conceptelor și metodelor de bază privitoare la arhitectura sistemelor de calcul, microcontrolere, limbaje și tehnici de programare (Disciplinele: Arhitectura microprocesoarelor, Microcontrolere)

#### 5. Condiții (acolo unde este cazul)

5.1	De desfășurare a cursului	Sală cu o capacitate de minim 40 locuri dotată cu tablă, videoproiector și ecran de proiecție
5.2	De desfășurare a seminarului/laboratorului	Sală de laborator dotată cu 6 stații de lucru, videoproiector, ecran proiecție. Fiecare stație de lucru are: calculator, SO WindowsXP, Office, Acrobat reader, machetă cu circuite FPGA Xilinx Spartan 3, aplicații Xilinx ISE (ediție freeware) pentru programare machete, ActiveHDL 7.1 (freeware) pentru programare machete. În plus există machete suplimentare pentru desfășurarea anumitor laboratoare: machete cu FPGA Xilinx Virtex2, machete cu FPGA Xilinx Spartan 3E, machete cu MCU AVR ATMEGA169 cu interfață JTAG. Platforme de laborator la fiecare stație tipărite pe hârtie și electronic (în format pdf).

#### 6. Competențe specifice acumulate

Competențe profesionale	<ul style="list-style-type: none"> <li>C3. Aplicarea cunoștințelor, conceptelor și metodelor de bază privitoare la arhitectura sistemelor de calcul, microcontrolere, limbaje și tehnici de programare– 2 PC</li> <li>C6. Utilizarea limbajelor și instrumentelor specializate pentru inginerie software, cu orientare către sistemele industriale– 2 PC</li> </ul>
-------------------------	---

Competențe transversale	
-------------------------	--

## 7. Obiectivele disciplinei

7.1 Obiectivul general al disciplinei	Cunoașterea circuitelor reconfigurabile și proiectarea aplicațiilor cu circuite reconfigurabile
7.2 Obiectivele specifice	<p><i>Obiective cognitive</i></p> <ul style="list-style-type: none"> <li>Definirea conceptelor, principiilor și metodelor folosite în proiectarea cu circuite reconfigurabile;</li> <li>Explicarea și interpretarea cerințelor specifice structurilor hardware și software din circuite reconfigurabile;</li> </ul> <p><i>Obiective procedurale</i></p> <ul style="list-style-type: none"> <li>Aplicarea principiilor și metodelor de bază în proiectarea de aplicații cu circuite reconfigurabile;</li> <li>Proiectarea, folosind principii și metode consacrate a unor subsisteme;</li> </ul> <p><i>Obiective atitudinale</i></p> <ul style="list-style-type: none"> <li>Cultivarea unei discipline a muncii efectuate corect, cu îndeplinirea sarcinilor de lucru la termen;</li> <li>Promovarea spiritului de inițiativă, a unei atitudini constructive, a dialogului în vederea lucrului în echipă și cultivarea respectului pentru profesia de inginer.</li> </ul>

## 8. Conținuturi

8.1. Curs		Metode de predare	Observații Resurse folosite
1	Conceptul de arhitectură hardware reconfigurabilă. Sistem programabil și sistem reconfigurabil. Reconfigurabilitate statică și dinamică. Recapitularea unor structuri logice de baza (porți, mux, demux, bistabili)	Prelegere Studii de caz Dezbateri	Tabla, Videoproiector
2	Programarea arhitecturilor reconfigurabile folosind limbaje de descriere hardware. Structura unui program în VHDL. Descrieri ale unor circuite elementare în VHDL	Prelegere Studii de caz Dezbateri	Tabla, Videoproiector
3	Programarea arhitecturilor reconfigurabile folosind limbaje de descriere hardware. Descrierea structurală a circuitelor. Componentele și lucrul cu ele. Generarea blocurilor de componente	Prelegere Studii de caz Dezbateri	Tabla, Videoproiector
4	Programarea arhitecturilor reconfigurabile folosind limbaje de descriere hardware. Descrierea comportamentală a circuitelor. Procesele.	Prelegere Studii de caz Dezbateri	Tabla, Videoproiector
5	Tipuri de circuite reconfigurabile. Automatul ROM, circuitele PLA, PAL. Circuitele FPGA și CPLD	Prelegere Studii de caz Dezbateri	Tabla, Videoproiector
6	Familii de circuite FPGA. Structura generală a circuitului FPGA. Corelarea resurselor circuitului cu instrucțiuni din limbajele hardware	Prelegere Studii de caz Dezbateri	Tabla, Videoproiector
7	Blocurile logice configurabile (CLB). Alocarea prin limbaje de descriere hardware a CLB	Prelegere Studii de caz Dezbateri	Tabla, Videoproiector
8	Structuri aritmetice dedicate în FPGA. Operatori VHDL alocați pentru aritmetică	Prelegere Studii de caz Dezbateri	Tabla, Videoproiector
9	Circuite de memorare dedicate în FPGA. Memoria distribuită și memoria bloc. Configurarea memoriilor prin utilizarea primitivelor	Prelegere Studii de caz Dezbateri	Tabla, Videoproiector
10	Structuri de generare a semnalelor de sincronizare (DCM). Sintetizatoare de frecvență configurabile. Configurarea DCM prin utilizarea primitivelor	Prelegere Studii de caz Dezbateri	Tabla, Videoproiector
11	Arhitecturi de microprocesoare implementate pe arhitecturi hardware reconfigurabile	Prelegere Studii de caz Dezbateri	Tabla, Videoproiector

12	Sisteme cu circuite reconfigurabile.	Prelegere Studii de caz Dezbateri	Tabla, Videoproiector
13	Interfețe pentru programarea circuitelor reconfigurabile	Prelegere Studii de caz Dezbateri	Tabla, Videoproiector
14	Circuite și sisteme hibride: programabile - reconfigurabile	Prelegere Studii de caz Dezbateri	Tabla, Videoproiector
<b>Bibliografie</b> <ol style="list-style-type: none"> <li>1. Laurențiu-Mihai Ionescu, „Circuite reconfigurabile. Note de curs”, 2016</li> <li>2. Laurențiu-Mihai Ionescu, Alin Mazăre, „Aplicații cu circuite reconfigurabile”, Ed. Universității din Pitești, 2015</li> <li>3. IEEE Transactions on Robotics and Automation, Vol. 23, ISSN 1042-296X, 2007</li> <li>4. IEEE-Micro, Vol. 27, ISSN 0272-1732, 2007</li> <li>5. Ilaș, Mariana Eugenia; Ilaș, Constantin, Proiectarea circuitelor integrate digitale folosind limbajul Verilog, Matrix Rom, ISBN 978-973-755-749-0, 2011</li> </ol>			
<b>8.2. Aplicații – Seminar / Laborator</b>		Metode de predare	Observații Resurse folosite
1	Descrierea, simularea și implementarea cu circuite reconfigurabile. Medii software de proiectare cu circuite reconfigurabile (acomodarea cu mediul, descriere – simulare – sinteza – implementare)	Studiul de caz, Exercițiul, Proiectare	Calculator, macheta Xilinx Spartan 3 Soft Active HDL cu instrumente Xilinx ISE
2	Proiectarea unor sisteme în arhitecturi reconfigurabile static. Descrierea structurală (exemplu sumator și scăzător) și descrierea comportamentală (cronometru) cu circuite aritmetice	Studiul de caz, Exercițiul, Proiectare	Calculator, macheta Xilinx Spartan 3 Soft Active HDL cu instrumente Xilinx ISE
3	Proiectarea unor arhitecturi hardware reconfigurabile dinamic. Circuitul PLA reconfigurabil (proiectare circuit PLA, proiectare circuit test)	Studiul de caz, Exercițiul, Proiectare	Calculator, macheta Xilinx Spartan 3 Soft Active HDL cu instrumente Xilinx ISE
4	Implementarea unor algoritmi în arhitecturi reconfigurabile (algoritmul de sortare paralelă)	Studiul de caz, Exercițiul, Proiectare	Calculator, macheta Xilinx Spartan 3, macheta Xilinx Spartan 3E Soft Active HDL cu instrumente Xilinx ISE
5	Utilizarea primitivelor în VHDL. Memoria BlockRAM (aplicația cu afișarea imaginii pe portul VGA)	Studiul de caz, Exercițiul, Proiectare	Calculator, macheta Xilinx Spartan 3, monitoare (port VGA) conectate la macheta Soft Active HDL cu instrumente Xilinx ISE
6	Implementarea unor arhitecturi dintr-un microprocesor în FPGA (automat de comandă, memorie de date BRAM, stivă)	Studiul de caz, Exercițiul, Proiectare	Calculator, macheta Xilinx Spartan 3, macheta Xilinx Virtex 2, Soft Active HDL cu instrumente Xilinx ISE
7	Interfețe de programare pentru FPGA (aplicația cu uC care asigură programarea prin JTAG)	Studiul de caz, Exercițiul, Proiectare	Calculator, macheta Xilinx Spartan 3, macheta MCU AVR ATMEGA128, Soft Active HDL cu instrumente Xilinx ISE
<b>Bibliografie</b> <ol style="list-style-type: none"> <li>1. Laurențiu-Mihai Ionescu, Alin Mazăre, „Aplicații cu circuite reconfigurabile”, Ed. Universității din Pitești, 2015</li> <li>2. Gabriel Iana, Gh. Serban, Laurentiu Ionescu, Petre Angheliescu, „Programarea cu limbaje de descriere hardware. Aplicații în limbajul VHDL”, Matrix Rom, București 2010</li> <li>3. Adrian Moise, Tehnologia proiectării în VHDL, Matrix Rom, ISBN 978-973-755-213-6, 2007</li> <li>4. Adrian Moise, Practica proiectării în VHDL, Matrix Rom, ISBN 978-973-755-397-3, 2008</li> </ol>			

## 9. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatori din domeniul aferent programului

În vederea actualizării și îmbunătățirii conținutului disciplinei, cadrele didactice au participat la următoarele activități:

- întâlniri de lucru cu specialiști din producție și angajatori (Mira Technologies (RO), Visionware, MinCom Smart Solutions GmbH (GER), E-On, Lisa Draxlmaier, Renault Technologie Roumaine);
- schimb de practici cu colegi din alte centre universitare (Universite Joseph Fourier Grenoble, Politehnica Bucuresti, Poznan University);
- participarea la conferințe și workshop-uri din domeniu.

## 10. Evaluare

Tip activitate	10.1 Criterii de evaluare	10.2 Metode de evaluare	10.3 Pondere din nota finală
10.4 Curs	Participare activă la curs, rezolvarea unor probleme de implementare, interes pentru disciplină Capacitatea de a corela cunoștințele și de a le aplica în cazuri de proiectare și de implementare Înțelegerea și aplicarea corectă a problematicei tratate, capacitatea de analiză și sinteză	1. Înregistrarea săptămânală, teme de curs 2. Test scris – proiectare, studii de caz 3. Test scris – proiectare, studii de caz	1. 10% 2. 20% 3. 50%
10.5 Seminar/ Laborator	Cunoașterea sistemelor cu circuite reconfigurabile și a metodologiei de proiectare, simulare și implementare a unor structuri logice pe circuite reconfigurabile	1. Proiectare structuri, evaluare practică	1. 20%
10.6 Standard minim de performanță	Distribuția punctajului minim pe activități este la alegerea studentului dar cu respectarea următoarelor cerințe pentru a putea promova: a. Minim nota 5 la laborator: prezență 100%, proiectarea structurilor din platforma de laborator de complexitatea cea mai mică (deci minim 1 punct la laborator), b. Minim nota 5 la evaluarea finală (rezolvarea subiectelor cu cerință minimă și grad de dificultate redus – descrierea VHDL a unui circuit de complexitate redusă – deci minim 2.5 puncte la evaluarea finală) Nota minima 5 la toate activitățile din timpul semestrului; studenții reinmatriculați sau în an de grație se vor ghida și vor fi evaluați după fișa de disciplină aferentă anului academic în desfășurare.		

Data completării  
17.09.2021

Titular de curs  
Conf. dr. ing. Laurențiu Ionescu

Titular de seminar / laborator  
Conf. dr. ing. Laurențiu Ionescu

Data avizării în departament  
27.09.2021

Director de departament  
Prof.univ.dr. ing. Gheorghe SERBAN