

**FIȘA DISCIPLINEI**  
**Structura și Organizarea Calculatoarelor**  
 Anul universitar 2021 - 2022

**1. Date despre program**

1.1	Instituția de învățământ superior	Universitatea din Pitești
1.2	Facultatea	Electronică, Comunicații și Calculatoare
1.3	Departamentul	Electronică, Calculatoare și Inginerie Electrică
1.4	Domeniul de studii	Calculatoare și tehnologia informațiilor
1.5	Ciclul de studii	Licență
1.6	Programul de studii / Calificarea	Calculatoare / Programator (251202), Inginer de sistem în informatică (251203), Programator de sistem informatic (251204), Inginer de sistem software (251205)

**2. Date despre disciplină**

2.1	Denumirea disciplinei				<b>Structura și Organizarea Calculatoarelor</b>						
2.2	Titularul activităților de curs				Prof. dr. ing. Gheorghe ȘERBAN						
2.3	Titularul activităților de laborator				drd. ing. George Cosmin STĂNICĂ						
2.4	Titularul activităților de Proiect				Conf.univ.dr.ing. Laurențiu IONESCU						
2.5	Anul de studii	III	2.6	Semestrul	I	2.7	Tipul de evaluare	E	2.8	Regimul disciplinei	D/O

**3. Timpul total estimat**

3.1	Număr de ore pe săptămână	5	3.2	din care curs	2	3.3	laborator	2	3.4	proiect	1
3.5	Total ore din planul de învățământ	70	3.6	din care curs	28	3.7	laborator	28	3.8	proiect	14
Distribuția fondului de timp											ore
Studiul după manual, suport de curs, bibliografie și notițe											20
Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren											15
Pregătire seminarii/laboratoare, teme, referate, portofolii, eseuri											15
Tutorat											2
Examinări											3
Alte activități .....											-
3.9	Total ore studiu individual	55									
3.10	Total ore pe semestru	125									
3.11	Număr de credite	5									

**4. Precondiții (acolo unde este cazul)**

4.1	De curriculum	Parcursirea disciplinelor Proiectare logica, Electronică digitală, Calculatoare numerice, Structuri hardware reconfigurabile
4.2	De competențe	C1 Operarea cu fundamente științifice, ingineresti si ale informaticii C2 Proiectarea componentelor hardware, software si de comunicatii

**5. Condiții (acolo unde este cazul)**

5.1	De desfășurare a cursului	Sală de curs dotată cu 2 table, videoproiector și ecran de proiecție
5.2	De desfășurare a laboratorului/proiectului	Sala de laborator dotată cu 8 calculatoare, machete de laborator cu FPGA, programe de dezvoltare aplicații cu FPGA, osciloscoape cu 2 canale, surse de alimentare duble programabile.  - Sala T217

**6. Competențe specifice acumulate**

Competențe profesionale	C2 Proiectarea componentelor hardware, software si de comunicatii (3 puncte credit) C3. Soluționarea problemelor folosind instrumentele științei și ingineriei calculatoarelor (2 puncte credit)
Competențe transversale	

**7. Obiectivele disciplinei**

7.1 Obiectivul general al disciplinei	Prezentarea, analiza de soluții de realizare și optimizare a unităților centrale (procesoarelor). Cunoașterea problematicii și formarea abilităților de proiectare ale unui procesor.
7.2 Obiectivele specifice	<i>Obiective cognitive</i>

	<ul style="list-style-type: none"> <li>- cunoașterea structurii, funcționării și optimizării diverselor tipuri de circuite aritmetice din calculatoarele numerice;</li> <li>- cunoașterea problematicei legate de organizarea, funcționarea și optimizarea (pipe-line, predicția salturilor) unui procesor dintr-un calculator numeric;</li> <li>- cunoașterea problematicei legate de soluții moderne de realizare a procesoarelor (superscalare, VLIW) dintr-un calculator numeric.</li> </ul> <p><i>Obiective procedurale</i></p> <ul style="list-style-type: none"> <li>- formarea deprinderilor de proiectare a unităților aritmetico-logice din calculatoarele numerice;</li> <li>- formarea deprinderilor de proiectare utilizând limbaje de descriere hardware pentru structura procesoarelor de tip RISC din calculatoarele numerice;</li> <li>- utilizarea de instrumente software de proiectare a structurilor UAL și procesoarelor din calculatoarele numerice.</li> </ul> <p><i>Obiective atitudinale</i></p> <ul style="list-style-type: none"> <li>- să surprindă diferențele între diversele tipuri de circuite aritmetice utilizate;</li> <li>- să aprecieze particularitățile diverselor tipuri de realizare ale procesoarelor;</li> <li>- să caracterizeze problemele specifice legate de tehnicile de proiectare studiate.</li> </ul>
--	---

## 8. Conținuturi

8.1. Curs		Metode de predare	Observații Resurse folosite
1	Structura unităților de calcul aritmetice din calculatoare – generalități -Timp alocat 1 ore	Prelegere Dezbateri	Calculator, Videoproiector, Suport documentar
2	Circuite pentru efectuarea operațiilor de adunare (scădere) cu numere întregi -Timp alocat 2 ore	Prelegere Dezbateri Studiu de caz	Calculator, Videoproiector, Suport documentar
3	Circuite pentru efectuarea operației de înmulțire cu numere întregi -Timp alocat 3 ore	Prelegere Dezbateri Studiu de caz	Calculator, Videoproiector, Suport documentar
4	Circuite pentru efectuarea operației de împărțire cu numere întregi -Timp alocat 3 ore	Prelegere Dezbateri Studiu de caz	Calculator, Videoproiector, Suport documentar
5	Aritmetică în virgula mobilă în calculatoare numerice -Timp alocat 2 ore	Prelegere Dezbateri	Calculator, Videoproiector, Suport documentar
6	Proiectarea procesoarelor din calculatoarele numerice – cazul unui procesor RISC – aspecte generale -Timp alocat 1 ore	Prelegere Dezbateri Studiu de caz	Calculator, Videoproiector, Suport documentar
7	Structura setului de instrucțiuni și implicații la un procesor RISC -Timp alocat 2 ore	Prelegere Dezbateri Studiu de caz	Calculator, Videoproiector, Suport documentar
8	Structura căii de date (data path) dintr-un procesor RISC -Timp alocat 2 ore	Prelegere Dezbateri Studiu de caz	Calculator, Videoproiector, Suport documentar
9	Structura căii de control (control path) dintr-un procesor RISC -Timp alocat 2 ore	Prelegere Dezbateri Studiu de caz	Calculator, Videoproiector, Suport documentar
10	Optimizări prin tehnici pipe-line ale procesoarelor RISC -Timp alocat 2 ore	Prelegere Dezbateri Studiu de caz	Calculator, Videoproiector, Suport documentar
11	Hazardul în procesoare RISC cu etaje pipe-line -Timp alocat 2 ore	Prelegere Dezbateri	Calculator, Videoproiector, Suport documentar
12	Predicția salturilor în procesoare RISC cu etaje pipe-line -Timp alocat 2 ore	Prelegere Dezbateri	Calculator, Videoproiector, Suport documentar
13	Procesoare superscalare – structură și organizare -Timp alocat 2 ore	Prelegere Dezbateri	Calculator, Videoproiector, Suport documentar
14	Procesoare VLIW – structură și organizare -Timp alocat 2 ore	Prelegere Dezbateri	Calculator, Videoproiector, Suport documentar

### Bibliografie

1. David PATTERSON, John HENNESSY *Computer Organization and Design The Hardware/Software Interface*, 5th ed. 2012 și RISC V ed., 2018, Morgan Kaufmann Elsevier (a se vedea și traducerea în lb. română David A. Patterson, John L. Hennessy *Organizarea și proiectarea calculatoarelor, Interfața hardware/software*; Editura All, București, 2002);

2. John L. HENNESSY, David A. PATTERSON *Computer Architecture, A Quantitative Approach*, 5th ed., 2012 si 6th ed. 2017, Morgan Kaufmann Publishers;
3. David HARRIS, Sarah HARRIS - *Digital Design and Computer Architecture*, 2007, 2nd ed, 2012 si RISC V ed., 2021, Morgan Kaufmann Publishers;
4. Andrew S. TANENBAUM, Todd AUSTIN *Structured Computer Organization*, 6th ed., Prentice-Hall, Inc., 2013 (a se vedea și traducerea în lb. română Andrew S. Tanenbaum *Organizarea Structurată a Calculatoarelor*, Agora, Tg. Mureș, 2004);
5. William STALLINGS *Computer Organization and Architecture: Designing for Performance*, 9th edition, Prentice-Hall Inc., 2013
6. John Paul SHEN, Mikko H. LIPASTI *Modern Processor Design - Fundamentals of Superscalar Processors* Waveland Press (2013)
7. Israel KOREN *Computer Arithmetic Algorithms*, 2<sup>nd</sup> ed., A.K.Peters Ltd., 2002
8. Vincent HEURING, Harry JORDAN *Computer Systems Design and Architecture*, 2<sup>nd</sup> ed., Person Prentice Hill, 2007
9. Jurij SILC, Borut ROBIC, Theo UNGERER *Procesor Architecture From Data Flow to Superscalar and Beyond*, Springer, 1999;
10. Carl HAMACHER, Zvonko VRANESIC, Safwat ZAKY, Naraig MANJIKIAN *Computer organization and embedded systems*, 6<sup>th</sup> edition McGraw Hill, 2012;
11. Mircea VLADUTIU, *Computer Arithmetic – Algorithms and Hardware Implementation*, Springer, 2012
12. Gheorghe ȘERBAN, *Structura și organizarea calculatoarelor – Note de curs*, format electronic, 2021

8.2. Aplicații – Laborator		Metode de predare	Observații Resurse folosite
1	Simularea și implementarea pe Xilinx Basys 3 a circuitelor aritmetice de adunare și scădere. Sumatorul cu transport parțial și anticipat. -Timp alocat 4 ore	Studiu de caz Exerciții Lucrul în grup	Calculator PC cu programul Vivado Xilinx Machete laborator cu FPGA Xilinx Basys 3 Aparatura de Laborator
2	Simularea și implementarea pe Xilinx Basys 3 a circuitelor aritmetice de înmulțire. Algoritmi optimizați de înmulțire. -Timp alocat 4 ore	Studiu de caz Exerciții Lucrul în grup	Calculator PC cu programul Vivado Xilinx Machete laborator cu FPGA Xilinx Basys 3 Aparatura de Laborator
3	Simularea și implementarea pe Xilinx Basys 3 a circuitelor aritmetice de împărțire. Algoritmi optimizați de împărțire. -Timp alocat 4 ore	Studiu de caz Exerciții Lucrul în grup	Calculator PC cu programul Vivado Xilinx Machete laborator cu FPGA Xilinx Basys 3 Aparatura de Laborator
4	Unitatea de execuție. Proiectarea, simularea și implementarea pe Xilinx Basys 3 a unui sistem de calcul cu unitate de execuție și unitate aritmetică. -Timp alocat 4 ore	Studiu de caz Exerciții Lucrul în grup	Calculator PC cu programul Vivado Xilinx Machete laborator cu FPGA Xilinx Basys 3 Aparatura de Laborator
5	Circuite decizionale în sisteme de calcul. Circuite pentru setarea unor indicatori de stare. Simulare și implementare pe Basys 3 -Timp alocat 4 ore	Studiu de caz Exerciții Lucrul în grup	Calculator PC cu programul Vivado Xilinx Machete laborator cu FPGA Xilinx Basys 3 Aparatura de Laborator
6	Arhitecturi de sisteme de calcul integrate. Simulatorul RISC MIPS R2000/ R3000 SPIM, simulatorul DLX, simulatorul SatSim -Timp alocat 4 ore	Studiu de caz Exerciții Lucrul în grup	Calculator PC cu programul Vivado Xilinx Machete laborator cu FPGA Xilinx Basys 3 Aparatura de Laborator
7	Algoritmi de predicție a salturilor pentru optimizarea vitezei de procesare într-un sistem -Timp alocat 4 ore	Studiu de caz Exerciții Lucrul în grup	Calculator PC cu programul Vivado Xilinx Machete laborator cu FPGA Xilinx Basys 3 Aparatura de Laborator
8.3. Aplicații – Proiect			
	Se propune proiectarea un sistem de calcul capabil sa efectueze următoarele acțiuni asupra unor operanzi: operații aritmetice (adunare, scădere, înmulțire, împărțire), operații logice, operații de deplasare (stânga, dreapta), operații de preluare sau stocare a datelor într-o memorie de date externă, operații de preluare sau stocare a datelor dintr-un set de registrii. Sistemul este comandat de o unitate de execuție bazată pe automat CROM care efectuează următoarele: generarea de comenzi către toate componentele sistemului care prelucrează operanzii, testarea unor indicatori de stare a rezultatului, saltul condiționat și nenconșionat în memoria de program. Utilizând acest sistem să se realizeze următorul	Exemple de proiectare Studiu de caz Lucru în grup	Sedintele de proiect trateaza aspecte specifice de proiectare: - Tehnici de proiectare a sistemelor de calcul - Schema bloc a sistemului de calcul - Proiectarea unității aritmetico logice - Proiectarea setului de registrii

program: preluarea a doi operanzi din memoria de date, efectuarea unor operatii aritmetice sau logice cu aceștia, testarea unor indicatori de stare a rezultatului și luarea unei decizii în funcție de aceștia de depunere a rezultatului	- Proiectarea interfeței cu memoria de date - Proiectarea automatului de control - Proiectarea aplicației software care rulează pe sistem
--	---

#### Bibliografie

1. Laurențiu IONESCU, Gheorghe ȘERBAN *Îndrumar de laborator "Structura și Organizarea Calculatoarelor"*, format electronic, 2018
2. David PATTERSON, John HENNESSY *Computer Organization and Design The Hardware/Software Interface*, 5th ed., Morgan Kaufmann Elsevier 2012 (a se vedea și traducerea în lb. română David A. Patterson, John L. Hennessy *Organizarea și proiectarea calculatoarelor, Interfața hardware/software*; Editura All, București, 2002);
3. Gheorghe TOACȘA, Dan NECULA, *Electronica digitală*, Ed. Teora, Buc., 2005/1994
4. Vivado WebPack, [www.xilinx.com](http://www.xilinx.com)

#### 9. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatori din domeniul aferent programului

Conținutul disciplinei a fost conceput ca urmare a discuțiilor cu colegi din departamentele de calculatoare din diverse universități românești (UP București, UT Cluj, U Craiova), din studiul programelor analitice ale disciplinelor similare de tip *Computer Organization and Design*, predate la programele de studii *Computer Engineering* din renumite universități străine (Stanford, MIT), dar și în urma întâlnirilor cu reprezentanți ai mediului economic de profil (Microchip, Freescale, ITA București, Draxlmaier, Continental). Competențele dobândite la disciplină permit absolvenților să lucreze ca inginer proiectant de module digitale, inginer tehnolog realizare echipamente digitale, inginer testare/verificare echipamente digitale, Inginer hardware, specialist întreținere și mentenanța sisteme de calcul, proiectant de circuite programabile.

#### 10. Evaluare

Tip activitate	10.1 Criterii de evaluare	10.2 Metode de evaluare	10.3 Pondere din nota finală
10.4 Curs	a) Corectitudinea soluțiilor b) Corectitudinea soluțiilor c) Corectitudinea soluțiilor	a) Tema de casa b) Lucrare de control (midterm) c) Examen - scris	5% 15% 50%
10.5 Laborator	Rezolvarea studiilor de caz și proiectarea de module digitale, folosind cunoștințele acumulate la laborator și curs.	Evaluare periodică privind rezolvarea studiilor de caz.	15%
10.6 Proiect	Proiectarea unui sistem bazat pe logică digitală.	Prezentare și susținere proiect.	15%
10.7 Standard minim de performanță	<p>* Prezență integrală și nota minimă 5 la activitățile de laborator, respectiv proiect și nota minimă 5 la examenul final; obținerea a 50% din punctajul acordat pe parcurs.</p> <p>* Set de cunoștințe minimale pentru promovarea examenului final:</p> <ul style="list-style-type: none"> <li>- Cunoașterea elementelor caracteristice și de proiectare pentru circuite aritmetice din unitati aritmetico-logice: sumatoare, circuite de înmulțire, împărțire cu numere întregi</li> <li>- Cunoașterea metodologiei de proiectare propuse pentru un procesor</li> <li>- Utilizarea limbajelor HDL pentru caracterizarea, simularea și proiectarea tipurilor de structuri studiate</li> </ul>		

Data completării      Titular de curs      Titular de laborator      Titular de proiect  
20.09.2021      Prof.dr.ing. Gheorghe ȘERBAN      drd.ing. George Cosmin STĂNICĂ      Conf.dr.ing. Laurențiu IONESCU

Data avizării în departament  
27.09.2021

Director de departament  
Prof.dr.ing. Gheorghe ȘERBAN